## PATENT ABSTRACTS OF JAPAN

(11)Publication number:

07-147426

(43) Date of publication of application: 06.06.1995

(51)Int.CI.

H01L 31/108 G11C 11/42 H01L 27/15 H01L 29/43

(21)Application number: 05-292318

(71)Applicant: NEC CORP

(22)Date of filing:

24.11.1993

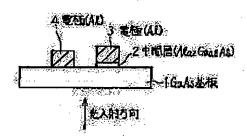
(72)Inventor: FUJIEDA SHINJI

## (54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To provide a semiconductor device which has an element that has both light receiving function and storing function by providing an electrode by successively laminating a middle layer formed of a specific compound semiconductor thin film and a metal film on a semiconductor substrate.

CONSTITUTION: An electrode 3 which has a metal/semiconductor structure is formed on a semiconductor substrate 1 as a light receiving and storing element on a semiconductor substrate 1. Then, a compound semiconductor thin film whose stoichiometry ratio is not one, not containing excess element deposition, is inserted between the metal/semiconductor structured electrode 3 and the semiconductor substrate 1 as a middle layer 2. The material of the compound semiconductor to be the middle layer 2 can be the same or different from that of the semiconductor of the substrate 1, and it can be either single crystal or non-single crystal. Thus, a semiconductor device provided with metal/ semiconductor junction that has both light receiving function and storing function is provided.



## **LEGAL STATUS**

[Date of request for examination]

29.03.1994

[Date of sending the examiner's decision of rejection]

08.04.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

ଷ

(11) 特許出國公開每号 許公報(A)

华

噩

(S)

(18) 日本国格群庁 (JP)

特開平7-147426

(43)公開日 平成7年(1995)6月6日

(51) Int C. 191/108	4300	庁内整理番号	FI	-				技術表示箇所
G11C 11/42	Ω							
H01L 27/15	2	8832-4M						
			H0 1	H01L 31/10			ပ	
		7376-4M		28/46			Ħ	
		審査請求 右		2項の数2	70	∯	E	請求項の数2 01 (全4 頁) 最終買に続く
(21)出版時中	<b>条题平6-292318</b>		(71)出題(	(71) 出版人 000004237	237			
(22) 出版日	平成5年(1993)11月24日	128		四 本 数 数 数	日本電気株式会社教員のおいます。	日本電気株式会社 東京都港区芝五丁目7番1号	每]与	
			(72) 発明者		国次 無反子	6TB7	4	野枝 值次 自合系数区学五丁目7条1号 日本密句块
				共争性内	- FC	1	L	
			(74) 在两	(74)代理人 弗理士 京本 直樹	故		(外2名)	£)

半等存在 (54) [発明の名称]

[目的] 受光および配憶機能を同時に持つ業子を有する 半導体装置を実現する。 (57) [現拠]

As緯膜の中間層2を設け、その上にA1電極3を設け [構成] GaAs基板1上にAs過剰Alo.2 Gao.s る。更にG g A g 基板1上にA1電極4を設ける。

2中間層(Alaz Gags As) -1 GaAs基板 3 單極(40)

|特許請求の範囲|

【請求項1】 半導体基板上に化学金輪比が1でなくか つ過剰元素の析出物を含まない化合物半導体薄膜からな る中間層と金属膜を順次積層して構成される配極を備え Cいることを特徴とする半導体装置。 【欝水項2】 半導体基板上に化学量論比が1でなくか つ過剰元素の析出物を含まない化合物半導体薄膜からな る中間層と絶縁性薄膜と金属膜とを順次積層して構成さ れる電極を備えていることを特徴とする半導体装置。 [発明の詳細な説明]

[0001]

に配憶機能を有する電極の構造に関するものである。 【産業上の利用分野】本発明は、半導体装置に関し、

[0002]

る。すなわち、入力期間中に個々の受光器子へ与えられ た信号内容が何らかの形で配憶されたのち、これを読み [従来の技術] 光デバイスと電子デバイスを一体化させ た並列信号処理装置として期待されている。 〇EICで た半導体装置 (OEIC) は、光の梅つ並列性を利用し 並列の光信号を演算処理するには記憶機能が必要であ

[0000]

**受光素子と別に散けられる。** 

とって演算し電気的な出力を行なう。通常、記憶楽子は

子と記憶案子の両方を別々に散けることは、OEICの 高集積化には不利である。本発明の目的は、受光と配像 の機能を同時に持つ案子を有する半導体装置を提供する [発明が解決しようとする課題] しかしながら、受光素 ことにある。

[0004]

の金属/半導体界面に、化学量臨比が1 でなくから過剰 またAlx Gal-x As, Inx Gal-x Pや他の高抵 抗ワイドパンドギャップ半導体を用いても良く、更に中 配筒業子として、金属/半導体構造の電極を作製し、こ して挿入する。第2の発明では、中間層と金属とを絶縁 **独譲取の分離する。ここで、中間層となる化合物半導体** の材料は、基板半導体と同じ材料でも異なる材料でも良 く、また、単結晶でも非単結晶でも良い。絶縁性檸饃の 【課題を解決するための手段】第1の発明では、受光・ 元素の析出物を含まない化合物半導体の確膜を中間層と 間層化合物半導体を酸化,窒化させて形成した酸化膜, A並には、SiOs , SiNx , AINや他の結構体、 蚤化膜でも良い。

獲ないし放出をせぬよう金属と中間層を分離することが [0005] 第2の発明の構造は、厳密には金属/絶縁 膜/半導体(MIS)構造に当たる。しかし、中間圏内 この構造の主旨であり、絶縁性薄膜の抵抗率としてSi Nr やSiOr なみの1016 0cmといった高い値はか の欠陥準位が金属との直接トンネリングでキャリアの捕 ならずしも要求されない。

いものとする。第2の発明では、金属と上記中間層とを 合物半導体に限られることから、0m1 Cの材料には化 サイトガリウムや砒素空孔が多数存在する。また、逆に 砒素過剰なG a A s 中にはアンチサイト砒素やガリウム 配配億機能を劣化させるので、中間層は折出物を含まな 始縁性薄膜で分離する。これは、中間層に捕捉されたキ [作用] 発光デバイス、特に発光ダイオードの材料が化 合物半導体が主に用いられる。本第1の発明で用いる金 國/半導体構造の半導体装置は、化合物半導体で最も容 易に作製でき集積化に適当な構造である。本発明の化合 数含まれる。例えば、G8過剰なG8A8中にはアンチ 空孔が多数存在する。これらの欠陥は、それぞれに特有 捕捉したキャリアを容易に放出しないので、配憶機能を **担わせることができる。析出物は再結合速度を高くし上 ナリアが金属ヘトンネリングし配徴保持機舶が劣化して** 物半導体の中間層には、化学量鉛比ずれによる欠陥が多 の電子的単位を持つ。これらの欠陥単位は概して欲く、 しまうのを有効に防ぐためである。 9

【0007】本発明の装置の構造で受光・記憶動作を得 るには、図1, 図2に示すように、中間暦2とA13あ るいは中間層2とSiNx 膜5とA13を第1の電極と ド構造を作製する。電極4の材料は電極3の材料と遠っ 発生させ光電流を誘起する。この時、キャリアの一部が 中間層2内の準位に捕捉される。光照射・電圧印加をや からキャリアを放出させれば良く、この時電極関に電流 5。 すなわち光入力の有無が受光祭子において配憶され たのち読み出される。さらに、金属/半導体(転摘3と ることにより、これら個々の接合電極に入力した蓄積電 し、第2の金属(A1)電極4を散けてMSMダイオー ても良い。第1の電極が準パイアスとなるよう第1,第 板1のメンドギャップよりエネルギーの大きなベルス光 (書き込み光) を照射して半導体基板1中にキャリアを めても、単位の欲々に応じた時間内では補板状態が十分 保持される。信号の読みだしには光を照射して欠陥準位 すなわち、ある時間内に個々の配憶装置に与えられた入 荷の和を電極4での電流値から読みとることができる。 **猛3との接合を有する電極を複数と、電極4を1つ散!** 中国層2)接合,あるいは中間層2とSiNx 膜5と が生ずる。この放出気荷量は春き込みの有無に対応す 2の電極間に電圧を印加しつつ、半導体 (GaAs) 2 æ \$

力信号の和資算が可能になる。 [0008]

【奥施例】次に本発明を図面を用いて説明する。図1は **た発明の第1の実施例の斯面図である。** 

[0009] 図1において、 (100) GaAs基板1 上にAs過剰A10.2 Geo.8 As確假の中間層2, そ の上にA1からなる電極3を積層する。As過剰A1G aAs中間層2は、As/ (Ga+A1) ピーム比を1 0, 基板温度を200℃, 成長速度を0.8μm/時と

するMBE(分子線エピタキシー)法で成長させ、厚さ

20

[0000]

-2-

1

**特別平7-147426** 

ල

同様のAs過剰A10.2 G80.8 Asの中間層2を形成 後、SiNx 限5を厚さ0. 5~3nmスパッタ蒸着さ せ絶縁性薄膜を形成したのち、A1を蒸着する。これを 整形して、中間層2AとA1 電極3Aが分離された第1 の電極を作製したのち、SiNx 膜5を含まない第2の 【0013】図2は本発明の第2の奥施例の断面図であ る。図2において、GaAs基板1上に第1の実施例と A 1 電極4Aを形成する。

中間層 3 A内の準位にキャリアが捕捉される割合が増加 スし電流を光照射により誘起する春き込み過程での中間 する。また、暫き込み後酰み込みまでに生じうるキャリ **ア再放出過程のうち、電極3Aへのトンネル過程が阻ま たる。したがって、本第2の奥施例では第1の奥施例に** 【0014】このように第2の実施例では、絶縁性薄膜 としてSiNx 数5の苺入により、軽減3Aを値パイプ 層2Aから電極3Aへのキャリア流入が阻まれるため、 くらべ記憶保持性が改善される。

【発明の効果】以上説明したように本発明によれば、受 光と配憶の機能を同時に持つ金属/半導体接合を有する [0015]

20

半導体装置が得られ、OEICの高集積化が可能になる という効果がある。

[図面の簡単な説明]

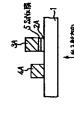
【図1】本発明の第1の実施例の断面図。

【図2】本発明の第2の実施例の断面図

[符号の説明]

(図5)

図]



**EVER3** 

フロントページの概念

H01L 29/43

щ ц

技格表示箇所

f

(51) Int. Cl. 6

成別記号

庁内整理番号

を0.5~10nmとする。成長後、表面結晶性向上の る。これにより、強度約101mcm-3の、伝導帯下0. ためAsィ を照射しながら450℃で5分間熱処理す

7~0. 9eVのAsアンチサイト欠陥準位を持つ中間 層2が形成される。この上に富温でA1度をMBE成長 させたのち、このAI膜を通常のリングラフィにより整 【0010】尚、基板や中間層及び電極を他の材料から 型し電極3, 4とすればMSMダイオードが得られる。

構成しても同じ記憶機能を有するダイオードを形成する ことができる。図1を用いて適用例を説明する。

97

層をAェイオン照射法で形成後、その上にTiNからな 【0011】第1の適用例としては図1において、(1 00) GaAs基板1上にGa過剰GaAs薄膜の中間 る配稿を積層する。室道でGaAs基板1の安面にAr イオンや台遊覧用50~100Vで1×1016cH-2照

をスパック森着させる。TiNをリソグラフィにより整 ~3nmの中国層が形成される。 にの上に知道でTiN 0. 6 e VのG a アンチサイト欠陥準位を持つ、厚さ 1 射し、基板を450℃で5分間熱処理する。これによ り、強度1018~1019cm-3の価配子格上0.4~ 型し配権とすればMSMダイオードが得られる。

00)InP基板上にGa過剰GaAs溶膜の中間層、 を200℃, 成長滋度を0.8μm/時とするMBE

5 n mとする。成長後、表面結晶性向上のためA s 4 を 【0012】第2の適用例としては図1において、(1 その上にAIからなる電極を積層する。Ga過剰GaA s 中間層は、A s s / G a ピーム比を0. 5,基板温度 (分子線コピタキシー) 独で成長させ、厚さを0.5~ 服好させずに450℃で5分間熱処理する。これによ

30 b、徴度約101gcm-gの、価配子掛上0、4~0、6 e V のG a アンチサイト欠陥等位を持つG a A s 中間層

GaAs基板

S i N i 家

が形成される。この上に室温でAIをMBE成長させり ソグラフィにより整型し電極とすればMSMダイオード